

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001243901 A**

(43) Date of publication of application: **07.09.01**

(51) Int. Cl

H01J 31/12
G09F 9/30
H01J 9/02
H01J 29/04

(21) Application number: **2000102860**

(22) Date of filing: **29.02.00**

(71) Applicant: **HITACHI LTD**

(72) Inventor: **KUSUNOKI TOSHIAKI**
SUZUKI MUTSUMI
SAGAWA MASAKAZU

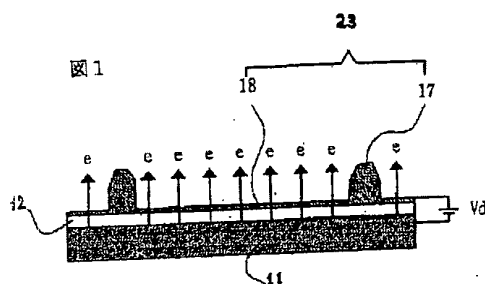
(54) **DISPLAY DEVICE USING THIN FILM ELECTRON SOURCE AND ITS MANUFACTURING METHOD**

(57) Abstract:

PROBLEM TO BE SOLVED: To enhance brightness of a display device by improving electron emission efficiency of a thin film electron source.

SOLUTION: Electron emitted into a vacuum through a flat metal thin film thinner than 5 nm is irradiated at fluorescent material. For that purpose, a top electrode for electron emission is reconstructed with a thin film made of Ir, Pt, and Au laminated on it and put through heat treatment so that a thick island-shaped protrusion and a flat thin film part coexist.

COPYRIGHT: (C)2001,JPO



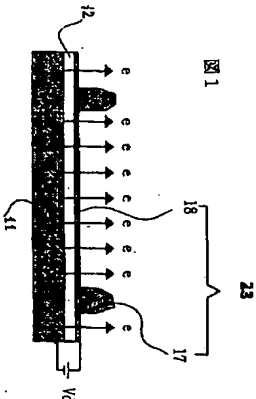
(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
 特開2001-243901
 (P2001-243901A)
 (43) 公開日 平成13年9月7日 (2001.9.7)

(51) Int.Cl. ⁷		特 別 配 号		F I	フ-コ-パ (参考)
H 0 1 J	31/12			H 0 1 J	31/12
G 0 9 F	9/30	3 6 0		G 0 9 F	9/30
H 0 1 J	9/02			H 0 1 J	9/02
	29/04				29/04
					M
					5 C 0 9 4
			審査請求 未請求 請求項の数19 書面 (全 15 頁)		
(21) 出願番号	特願2000-102860 (P2000-102860)	(71) 出 願 人	000005108 株式会社日立製作所 東京都千代田区神田墨河台四丁目6番地		
(22) 出願日	平成12年2月29日 (2000. 2. 29)	(72) 発明者	楠 敏明 茨城県日立市大みか町七丁目1番1号株式会社日立製作所日立研究所内		
		(72) 発明者	鈴木 健三 茨城県日立市大みか町七丁目1番1号株式会社日立製作所日立研究所内		
		(74) 代理人	100068504 弁理士 小川 勝男 (外1名)		
		最終頁に続く			

- (54) [発明の名称] 薄膜型電子源を用いた表示装置及びその製造方法
- (57) [要約]
- 【課題】 薄膜型電子源の電子放出効率を高め表示装置の輝度を向上する。
- 【解決手段】 5nmよりも薄い平坦な金属薄膜を通して真空中に放出された電子を対向配置された蛍光体に照射する。そのための電子放出用の上部電極を1r、Pt、Auの薄膜を積層した後加熱処理を施して厚い島状の突起部と平坦な薄い薄膜部が併存した構造に再構成して形成する。



【特許請求の範囲】

【請求項 1】 下部電極の上部に離間配置された上部電極、上記上部電極は電子を放出する平坦な金属薄膜部と複数の島状の金属突起部を有している、上記上部電極の上記平坦な金属突起部に接続されたバス配線、及び上記上部電極及び上記バス配線の上部に対向配置された蛍光体とを有し、上記下部電極と上記バス配線との間に電圧を印加することによって上記平坦な金属薄膜部より放出された電子を上記蛍光体に照射することを特徴とする薄膜型電子源を用いた表示装置。

【請求項 2】 上記バス配線の厚さは上記上部電極における上記平坦な金属薄膜部及び上記島状突起部の厚さと異なることを特徴とする請求項 1 記載の薄膜型電子源を用いた表示装置。

【請求項 3】 上記上部電極の上記平坦な金属薄膜部の表面が占める面積は上記島状突起部が上記平坦な金属薄膜部表面レベルで占める面積よりも大きいことを特徴とする請求項 1 又は 2 記載の薄膜型電子源を用いた表示装置。

【請求項 4】 上記上部電極の上記島状突起部は上記平坦な金属薄膜部よりも大きな厚さを有していることを特徴とする請求項 1乃至3のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 5】 上記バス配線は上記上部電極の上記平坦な金属薄膜部に接続された下層配線部と上記上部電極における上記島状突起部とは離間され上記下層配線部よりも厚い上層配線部とで構成されていることを特徴とする請求項 1乃至4のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 6】 上記上部電極は1r及びAuを含む金属で構成されていることを特徴とする請求項1乃至5のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 7】 上記上部電極は1r、Pt及びAuを含む金属で構成されていることを特徴とする請求項1乃至5のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 8】 上記上部電極の上記平坦な金属薄膜部の厚さは5nmよりも薄いことを特徴とする請求項1乃至7のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 9】 上記上部電極の突起突起部の直径は1μm以下で厚さは100nm以上であることを特徴とする請求項1乃至8のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 10】 下部電極と上部電極、及びそれら電極間に挟持された絶縁層、半導体層、又は多結晶半導体層、あるいはそれらの混合膜又は積層膜で構成され、該下部電極と該上部電極間に電圧を印加することによって該上部電極側より電子を減圧雰囲気中に放出し、この放出された電子を対向配置された蛍光体に照射する薄膜型電子源を用いた表示装置において、上記上部電極は少なくとも2種以上の元素から構成された複数の島状突起部と該

突起部よりも大きな面積を有し上記電子を放出する共通平坦薄膜部とが併存した構造を有していることを特徴とする薄膜型電子源を用いた表示装置。

【請求項 11】 上記上部電極の上記突起部と上記平坦薄膜部とを構成する元素の組成比が異なることを特徴とする請求項 10 記載の薄膜型電子源を用いた表示装置。

【請求項 12】 上記上部電極の突起突起部の直径は1μm以下で厚さは100nm以上であることを特徴とする請求項 10 又は 11 に記載の薄膜型電子源を用いた表示装置。

【請求項 13】 上記上部電極は1r及びAuを含む金属であることを特徴とする請求項 10乃至12のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 14】 上記上部電極は1r、Pt及びAuを含む金属であることを特徴とする請求項 10乃至12のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 15】 上記上部電極に電位を供給するバス配線が更に設けられており、該バス配線は電子放出部である上記平坦薄膜部に接続された薄い下層配線部とそれより厚い上層配線部との2層構造からなることを特徴とする請求項 10乃至14のいずれかに記載の薄膜型電子源を用いた表示装置。

【請求項 16】 上記上部電極における上記突起部は上記バス配線の上記上層配線部から離間されていることを特徴とする請求項 15 記載の薄膜型電子源を用いた表示装置。

【請求項 17】 下部電極の上部に上部電極が設けられ、上記上部電極の上部に蛍光体が対向配置され、上記上部電極と上記蛍光体との間の空間が減圧雰囲気に密封された薄膜型電子源を用いた表示装置の製造方法において、上記上部電極は上記下部電極の上部に金属薄膜を設けた後、該金属薄膜の金属を部分的に凝集させて該金属薄膜に突起部を形成し、残りの部分の平坦部の厚さを該金属薄膜の初期の厚さより薄くする加熱処理を施すことによつて形成されることを特徴とする薄膜型電子源を用いた表示装置の製造方法。

【請求項 18】 上記金属薄膜は、1r及びAuの積層薄膜で上記下部電極の上部に設けられることを特徴とする請求項 17 記載の薄膜型電子源を用いた表示装置の製造方法。

【請求項 19】 上記金属薄膜は、1r、Pt及びAuの積層薄膜で上記下部電極の上部に設けられることを特徴とする請求項 17 記載の薄膜型電子源を用いた表示装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】 本発明は、電子放出部から真空中に電子を放出する薄膜型電子源を用いた表示装置及びその製造方法に関する。

[0002]

〔従来の技術〕 薄型電子源とは、上部電極－絶縁層（または半導体層など）－下部電極の3層構造製造を基本とし、上部電極－下部電極の間に電圧を印加して、上部電極の表面から真空中に電子を放出させるものである。例えば金属－絶縁体－金属を積層したMIM (Metal-Insulator-Metal) 型、金属－絶縁体－半導体を積層したMIS (Metal-Insulator-Semiconductor) 型等がある。

〔0003〕MIM型薄型電子源については、本発明者等によって例えば特開平7-65710号に述べられており、その動作原理を図2に示す。上部電極13と下部電極11との間に駆動電圧Vdを印加して、絶縁層12内の電界を1～10MV/cm程度にすると、下部電極11中のフェルミ準位近傍の電子はトンネル現象により障壁を透過し、絶縁層12、上部電極13の伝導帯へ注入されホットエレクトロンとなる。これらのホットエレクトロンは絶縁層12中、上部電極13中で散乱されエネルギーを損失するが、上部電極13の仕事関数φ以上のエネルギーを有する一部のホットエレクトロンは、真空20中に放出される。

〔0004〕この薄型電子源は複数本の上部電極13と、複数本の下部電極11とを直交させてマトリクスを形成すると、任意の場所から電子線を発生させることができる。表示装置等の電子源に用いることができる。これまで、Au-A12O3-A1のMIM (Metal-Insulator-Metal) 構造などから電子放出が観測されている。

〔0005〕
〔発明が解決しようとする課題〕 薄型電子源を表示装置等に適用する際、高い電子放出効率、すなわち注入電流 (ダイオード電流) に対する放出電流の比が高いものを用いる事が望ましい。電子放出効率が高くなるほど、表示装置の画質は向上し、また同一画質では表示装置の消費電力が低下する。

〔0006〕薄型電子源の電子放出効率を高めるには、上部電極13中でホットエレクトロンの散乱によるエネルギー損失を低減するため、上部電極13をできるだけ薄体化するのが有効である。

〔0007〕例えば、特開平2-121227では電子放出部を真空蒸着、スパッタ或いはフォトリソトを用いた選択エッチングによって薄い部分と厚い部分とを形成することが提案されている。

〔0008〕しかしながら従来の薄型形成装置で形成した上部電極13では、薄体化しすぎると電極膜が絶縁膜上で島状成長して電極のシート抵抗が増し、電子放出部内で電圧降下が生じるため、薄型電子源に実効的な駆動電圧Vdが印加できなくなるといった問題があった。

〔0009〕この問題を解決するための手法として、例

えば、特開平2-172127では厚い上部電極に傾斜部を下部の絶縁体層表面が露出するように設けこの傾斜部絶縁の薄い部分から電子を放出させることが提案され、また特開平3-55738では厚い上部電極に下部絶縁層が露出する開口部を設けるこの開口部から電子を放出させることが提案されている。

〔0010〕しかしながら、かかる手法では電子放出のキートンとなる金属薄膜部を再現性良く確保することが難しく電子放出効率を向上させるには限界がある。

〔0011〕一方、本発明者等は、特開平11-191423で、一面を複数の薄い電子放出部で構成し、個々の電子放出部の面積を縮小してその周囲に厚い給電線を通らすことで電圧降下を防止する手法を提案した。この手法は上記した抵抗を減少させかつ給電線とは独立して上部電極の金属薄膜を薄く形成できるので好ましい。しかし、電子放出効率を更に大きくし表示装置の画質を向上させるために各電子放出部や給電線を微細化すると、位置合わせの要求精度が高くなったり、電子放出部面積の比すなわち開口率が低下することが懸念されるので、薄型電子源の電子放出部の面積は、表示装置の画素ピッチの範囲内でできるだけ大きく、例えば大画面の平面パネルでも高精細表示装置のドットピッチ程度の50μm角程度とすることになり、電子放出効率及び画質を一層向上する基本的な解決手法が望まれる。

〔0012〕また一方、本発明者は特開平8-180794で、高効率の電子放出を狙って高さ20nm以下の微小なドットを上部電極に形成し、そこに外部電界を集中させ上部電極の効率的な仕事関数を引き下げることも提案しているが、1乃至2%以上の高い電子放出効率のものを再現性よく得ることが難しい。

〔0013〕本発明は、薄型電子源の電子放出効率を向上しそれによって、本発明の薄型装置を提供することを目的としている。

〔0014〕より具体的には、薄体化しても薄型電子源に実効的な駆動電圧Vdが印加できる薄い平坦な薄膜電極を通して放出された電子を蛍光体に照射することによって画質を向上した表示装置及びその製造方法を提供することにある。

〔0015〕
〔課題を解決するための手段〕 本願において開示される発明のうち、代表的ものの概要を簡単に説明すれば以下の通りである。

〔0016〕本発明は、薄型電極を通して電子を減圧雰囲気中に放出する薄型電子源を用いる表示装置においては、ホットエレクトロンの平均自由行程が薄型電極に用いられる材料に対する保存性が大いことに着目してなされたものである。

〔0017〕即ち、本発明は、特に各種材料を上部電極に用いた場合の電子放出効率を解析した結果、上部電極13中でホットエレクトロンが散乱を受けるまでの平

均自由行程が0.5～5nm程度と極めて短いため電子放出効率が低下することを初めて見出し、従来用いられてきたものよりも薄い膜厚にすべきであるとの発想のもとになされたものであり、結構的に5nmよりも薄い膜厚を有する平坦な金属薄膜部を上部電極13に有せしめ、この平坦な金属薄膜部を通して真空中に放出する電子を上部電極に対向配置された蛍光体の表面に照射することによって上記目的を達成しようとするものである。

〔0018〕本発明による表示装置は、共通の平坦な金属薄膜部と複数の島状の金属突起部とを行っている上部電極を下部電極から離間して配置し、平坦な金属薄膜部に接続された給電用のバス配線を設け、上部電極及びバス配線の一部に蛍光体を配置し、下部電極とバス配線との間に電圧を印加することによって平坦な金属薄膜部を通して真空中に放出された電子をこの蛍光体に照射することによって構成される。

〔0019〕このような構成にすることによって、ホットエレクトロンが放出される平坦な金属薄膜部の厚さを給電用バス配線とは独立して結構的に薄くすることができ、電子放出効率を向上しそれによって画質を改良した表示装置を実現することができる。

〔0020〕また、上部電極において平坦な金属薄膜部の表面が占める面積、即ち実効的な電子放出面積、を上記金属突起部がこの平坦な金属薄膜部の表面レベルで占める面積よりも大きくすることによって、上部電極のほぼ全体に薄い金属薄膜部が設けられている場合と同等の電子放出効率を達成することができる。

〔0021〕また、上記バス電極配線は、電子放出部を構成する平坦な金属薄膜部に接続されて延在する薄い下層と厚く形成された低抵抗の給電部となる上層の2段構造とすることによって、本発明の薄型電極を用いた場合の電気的接続部での段切れ防止と大型表示装置での配線抵抗による電圧降下防止に対応することができる。

〔0022〕また、保護層等で規定された電子放出部上の上部電極に形成される上記島状の金属突起部自体は、上部電極に電位を供給するバス配線に物理的に接触せずバス配線から物理的に離間乃至独立している。

〔0023〕又、電子を放出する共通の平坦な金属薄膜部の表面上に突出した複数の島状の金属突起部の厚さ（即ち、平坦な金属薄膜部の表面レベルからの高さ）は、平坦な金属薄膜部の厚さよりも大きい方が望ましく、また上記給電用のバス配線の厚さよりも小さい方が望ましいがこれに限られるものではない。

〔0024〕更に又、本発明では、かかる薄型電子源の上部電極は下部電極上に設けられた絶縁層、半導体層、又は多孔質半導体層、或いはそれらの混合膜又は積層膜の上に例えば、シリジューム (11) の薄膜、白金 (Pt) の薄膜及び金 (Au) の薄膜をこの順序でそれぞれ1nm、1nm、2～3nm程度の厚さで積層した

後に加熱処理することによって形成される。この加熱処理によって、1μm程度の微小部分を核としてその周辺にAuの薄膜の凝集が進行してAuとIrとからなる複数の島状の金属突起部が形成され、これら島状突起部の間には凝集された分だけAu成分が少なくなった5nmよりも薄い平坦な共通金属薄膜電極が複数の金属突起部と一体的に接続されて併存した状態で再現性よく形成される。即ち、この加熱処理により薄膜構造の再構成を生じさせて一層の薄膜化を実現することができるのである。

〔0025〕上記加熱処理での突起部の形成による平坦な金属薄膜部の効果的な薄膜化を図るためには、1μm及びPt膜をそれぞれ1nm程度にまたAu膜を1～3nm程度に予め薄く形成しておくことが望ましい。

〔0026〕上述した加熱処理の結果を解析したところ、IrはAuを凝集して合金を形成する成長核として働き、またPtはIrとAuとの接触をさまたげることで合金化を抑制するので、Auの凝集を抑止又は制御する作用があるものと推察される。

〔0027〕従って、この加熱処理方法はIr-Pt-Auの組み合わせに限らず、例えば、加熱処理時間及び温度を制御することによって、Ptを用いないIr-Auの組み合わせであっても良い。又それぞれ上述のような働きをする少なくとも2種類の導電性材料を用いてもよい。

〔0028〕即ち、本発明によれば、下部電極の上部に上部電極が設けられ、上記上部電極の上部に蛍光体が対向配置され、上記上部電極と上記蛍光体との間の空間が減圧雰囲気に密封された薄型電子源を用いた表示装置を、上記上部電極は上記下部電極の上部に金属薄膜を設けた後、該金属薄膜の金属を部分的に凝集させて該金属薄膜に突起部を形成し、残りの部分の平坦部の厚さを該金属薄膜の初期の厚さより薄くする加熱処理を施すことによって製造することであり、更に高い歩留まりで製造することができる。

〔0029〕
〔発明の実施の形態〕 (実施例1) 本発明の実施例を図1、3～14図を用いて説明する。
〔0030〕まず、薄型電子源の一例として図3に示す金属－絶縁体－金属型のMIM構造の薄型電子源を作成する。

〔0031〕初めに絶縁性の基板10上に下部電極用の金属膜11を成膜する。下部電極11用の材料としては例えばAlやAl合金等を用いる。ここではAl-Nd合金を用いた。成膜には例えば、スパッタリング法を用いる。成膜後はエッチングにより下部電極11を形成する。

〔0032〕次に、下部電極11上の電子放出部を構成する部分をフォトリソト (図省略) でマスクし、化成液中で下部電極11の電子放出部以外の部分を選択的に厚く腐食微細化し、Al2O3の保護絶縁層14とする。

化成電圧を80Vとすれば、約10.9nmの保護絶縁層14が形成される。この保護絶縁層14は電子放出部を制御乃至規定するとともに下部電極11のエッジに電界が集中するのを防止する役目を果たす。

【0033】この陽極酸化による保護絶縁層14の形成終了後、レジスト膜を除去して下部電極表面を部分的に露出させ、再度下部電極11を陽極とし、電子放出部を陽極酸化する。化成電圧を6Vとすれば、約10nmのA12O3からなる絶縁層12が形成される。

【0034】次に、バス電極採用用の膜を成膜する。ここではタンゲンチン(W)膜とA1-Nd合金膜との2層膜を用い、W膜を10nm、A1-Nd膜を200nmとした。即ち、全面に成膜されたA1-Nd膜、概いW膜を2段階のエッチング工程により選択的に加工してW膜を下部電極側に延在し接合する上部電極13と直接し、電子放出部側に延在し接合する上部電極13と直接接続するW膜のバス電極配線の下層部15と、厚く形成され低抵抗の給電部となるA1-Nd膜のバス電極配線の上層部16との2段階構造のバス電極配線を形成した。この構造により、上部電極13を非常に薄く形成してもバス電極配線のエッジで段切れするのを防止することができる。

【0035】次に、上部電極13用の膜をスパッタリング法で成膜する。ここでは、1r、Pt及びAuを順に積層した多層膜を形成し、それぞれの膜厚を約1nm、1nm、2～3nmの計4～5nmとした。この膜厚は、スパッタリング法で安定に成膜でき、かつ電子放出部内での電圧降下が十分小さい低抵抗の上部電極13を形成できる範囲で選択し、ここで電子放出部の面積は50μm角とした。なお、同図はこの上部電極を構成する3層の金属膜はA1-Nd膜16の上部表面にも被着され(13')でバス電極配線の低抵抗の減少に寄与するようにされている。

【0036】続いて、かくして得られた薄膜型電子源の構造体を有する基板を電気炉内に配置し、加熱する。昇温は約10℃/分で行い、最高温度で10～25分保持し、降温も約10℃/分で行った。最高温度はここでは410℃とした。また、加熱雰囲気は大気中である。

【0037】この加熱処理により1r、Pt及びAuからなる上部電極13が再構成され、図1に要部を拡大して示すように、厚い(或いは背の高い)島状の複数の金属陽極部17と当初の4～5nmよりも薄い平坦な共通上部電極23を形成することができ、即ち、これらの複数の金属突起部17は共通の平坦な金属陽極部の表面レベルから突出して形成されている。

【0038】バス電極配線15、16を介して上部電極23と下部電極11との間に10Vの電圧Vdを印加すると、図1に示すようにホットエレクトロンを印加し島状突起部17からではなく、5nmよりも薄い平坦な金属陽極部18からその上部の真空中に放出される。

ため、スパクトルは突起部17、薄膜部18を含む上部電極13、23の平均的な組成や構造を反映している。

【0046】まず加熱処理前(点線)に比べ加熱処理後のA1uの強度は半減している。これに対し、Pt(実線)のAuの強度は増大している。これにより、Pt、1rは同程度強度が増大している。これは上部電極23の面積の大部分を占める薄膜部18のAu膜厚が減少したためAu強度が減少したのに対し、下層の1rや中間部のPtは上層のAu膜厚が増くなったが、光電子が放出されやすくなった結果である。

【0047】さらに図9に、上部電極13、23の下に位置する絶縁層12中のA1に起因する光電子スペクトルの加熱処理前(点線)と後(実線)の比較を示す。加熱処理後はA1強度が増大している。この理由は上記と同様で、上部電極23の膜厚が薄膜部18で薄くなり、光電子が放出されやすくなったためである。

【0048】以上の結果から、加熱処理後の上部電極23では金属薄膜の金属を部分的に凝集させて所々に島状の突起部17を形成し、残りの部分の平坦部の厚さを加熱処理前の初期の金属薄膜膜の厚さより増大させた平坦な金属薄膜部18が広がっていることがわかる。

【0049】また分析結果にも示されているように、本実施例では上部電極13の加熱処理による凝集等の再構成を利用して、成長核となる材料、および凝集する材料の少なくとも2種以上の元素から構成され、また突起部17と薄膜部18との組成が異なる。これは従来の薄膜形成法で作成される上部電極13とは明らかに異なる点である。

【0050】本実施例では1rとPt、Auの3種類の金属を用いたが、上記の上部電極23の構造は1rとAuの2種類のみを用いても作成することができる。Ptは1rとAuの接合を抑制するため、むしろ突起部17の形成を抑制乃至制御する効果がある。

【0051】なお、島状の突起部の形状やサイズは加熱処理温度、加熱時間、Pt層膜厚などを制御することに より様々なものを形成できるが、薄膜部18の適切な薄膜化を行うには、図4、5に示されているように、突起部の直径(断面の直径)は1μm以下で、厚さ(即ち、高さ)が100nm以上が好ましい。即ち、突起部の直径(断面の直径)が大きすぎると薄膜部18が薄くなりすぎ導通不良が生じ易くなるし、厚さ(即ち、平坦な金属陽極膜部の表面からの高さ)が100nmよりも小さいと薄膜化が不十分となる。また、上部電極部23における複数の金属突起部が平坦薄膜表面上で占める断面積の総和はそれらの周囲の平坦な共通金属陽極膜部の面積よりも小さくするのが望ましい。

【0052】次に、このように金属突起部17とその周囲の平坦な薄い金属薄膜部18とで構成された上部電極23を用いた薄膜型電子源の性能、特に電子放出効率について説明する。

【0053】図10(a)に加熱処理前後の薄膜型電子源の電極間に流れるダイオード電流密度Jd、放出電流密度Jc、電子放出効率Jc/Jdを比較した結果を示す。加熱処理前の電子放出効率は印加電圧9Vで約2×10⁻³(ex×p-3) 即ち、0.2%であるが、加熱処理後は約2×10⁻²(ex×p-2) 即ち、2%と10倍向上している。

【0054】これは、図1に示すように、本発明の上部電極23を用いると、電子放出部の大部分を占める薄膜部18の上部電極が薄く(実際には5nmよりも薄く)なっているため、ホットエレクトロンの散乱が抑制され、電子が放出されやすくなった結果である。

【0055】一方、図10(a)に示すように、ダイオード電流密度Jdはトンネル電流閾値電圧に若干のジワトが見られるが、動作電圧領域(図10の8～9V)ではほぼ同じである。即ち、本発明の上部電極23を用いた薄膜型電子源では、電極抵抗による電圧降下は十分小さく、薄膜型電子源には駆動するのに十分な駆動電圧Vdが印加されている。これは、本発明の薄膜化の手法が加熱処理による薄膜再構成によってシート抵抗が低いために考えられる。ちなみに、本実施例の上部電極23のシート抵抗は約4kΩ/□以下であり、50μm角内の電子放出部に発生する電圧降下は、1V以下と見做られる。

【0056】なお、図10(b)は上記実施例1とはA12O3からなる絶縁層12の膜厚の異なる薄膜型電子源の加熱処理前後の電子放出効率を比較したものである。この例では、陽極酸化の化成電圧を8Vとし、絶縁層12の膜厚を約13nmとした。その他の製造プロセス及び条件は前記実施例1と同じである。

【0057】この図10(b)からも判るように、加熱処理前の電子放出効率は印加電圧10Vで約5×10⁻³(ex×p-3) 即ち、0.5%であるが、加熱処理後は約3.6×10⁻²(ex×p-2) 即ち、3.6%と約7倍向上し、非常に高い電子放出率が得られている。

【0058】さらに本発明の加熱処理による上部電極23の製造方法は、表示装置製造の際の加熱処理、すなわち薄膜型電子基板と透光面基板を貼りあわせるプロセスガラス封着工程や排気工程の加熱処理に組み入れることが可能である。本実施例で用いた加熱処理の昇温速度、保持温度、降温速度、雰囲気などは、表示装置の電子源基板と透光面基板を貼りあわせる際のフリットガラス封着の加熱処理工程と同じくすることが可能であり、そのことによって上部電極23を有する表示装置を製造工程を増やすずに製造できることになり極めて有利である。但し、本発明の加熱処理は表示装置製造工程の加熱処理とは別に行っても構わない。

【0059】なお、本実施例は、金属-絶縁体-金属型(MIM型)の薄膜型電子源を例に説明したが、下部電極の上に絶縁層や半導体層等の電子加速層やいはホット

エレクトロン加速層を介して設けられた上部薄膜電極を用いる他の薄膜型電子源を用いた表示装置にも当然適用できる。例えば、MOS型(metal-oxide-semiconductor)、MIS型(metal-insulator-semiconductor)、HEED型(high-efficiency-electron-emission device、Jpn. J. Appl. Phys., vol 36, p 1939などに記載されている)、EL型(Electroluminescence、応用物理 第63巻、第6号、592頁などに記載されている)、ボラスリコソ等の多孔質半導体型(応用物理第66巻、第5号、437頁などに記載されている)を電子源として用いた表示装置などが挙げられる。

[0060] 以下にいくつかの従来例と比較して、本発明の特徴を判りやすく説明する。

[0061] 特開平2-121227と特開平2-172127に開示されている上部電極は電子放出部に薄い部分と厚い部分を有している。しかしながら、5nmよりも薄い平坦な金属薄膜を通して電子を放出するものではない点、上部電極が単一の元素から構成されている点、電子放出部上の厚い部分が電位を供給するのみに設けられている点等種々の点で本発明の各種形態とは明らかに異なっている。すなわち本発明による種々の形態では、5nmよりも薄い平坦な金属薄膜を通して電子が放出されること、上部電極の加熱による再構成を用いるため少なくとも2種以上の元素から構成されていること、或いは厚い突起部は電位を供給する給電用としてではなくむしろ電子放出部上の突起部は給電線となるバス電極配線とは別に作られた構造的に直接接していないこと等の種々の点で異なっている。

[0062] また特開平3-55738は上部電極の開口部から電子放出させているのに対し、本発明は上部電極の薄膜部から電子放出させているので上部電極の構造が異なる。

[0063] また、特開平8-180794では上部電極が突起部と薄膜部を有するが、5nmよりも薄い平坦な金属薄膜を通して電子を放出するものでない点、或いは高さ20nm以下の突起部に電界集中させ突起部から電子放出を得ている等の種々の点で本発明の各種形態とは明らかに異なっている。また、この従来例は突起部、薄膜部がそれぞれ単一元素から構成されている点でも異なっている。

[0064] また、本発明の加熱処理を用いた製造方法は、以上4つの従来例には開示されていない。

[0065] (実施例2) 以下に本発明の加熱処理を表示装置のパネル製造工程に組み込んだ表示装置の製造方法の実施例を図11~15を用いて説明する。

[0066] まず、図11に示すように、絶縁基板10上に上部電極13として1Γ、P1及びA1の3層を積

層した薄膜型電子源マトリクスを作成する。実際には表示ドット数に対応した数の薄膜型電子源マトリクスを形成するが、説明を簡略化するため、図10の(a)には3本の下部電極11と上部電極への電位供給用の3本のバス電極配線16からなる(3×3)ドットの薄膜型電子源マトリクスの平面図を、(b)、(c)には(a)におけるA-A'、B-B'ラインでの断面図を示した。また、前記した2段構造のバス電極配線15、16は図面の簡略化のため里図で図示している。

[0067] 一方、表示制御基板は図12に示すように作製される。図12(a)はその平面図を、(b)、(c)は(a)におけるA-A'、B-B'ラインでの断面図を示した。

[0068] 面版110には透光性のガラスなどを用いる。まず、表示装置のコントラスを上げる目的でフッ素マトリクス120を形成する。フッ素マトリクス120は、PVA(ポリビニルアルコール)と重クロム酸アモニウムとを混合した溶液を面版110上に塗布し、フッ素マトリクス120を形成した110部分以外に紫外線を照射して感光させた後、未感光部分を除去し、そこに黒鉛粉末を溶かした溶液を塗布し、PVAをリソトオフすることにより形成する。

[0069] 次に赤色蛍光体111を形成する。蛍光体粒子にPVA(ポリビニルアルコール)と重クロム酸アモニウムとを混合した水溶液を面版110上に塗布した後、蛍光体を形成する部分に紫外線を照射して感光させた後、未感光部分を流水で除去する。このようにして赤色蛍光体111をパターン化する。そのパターンは図12(a)に示したようなストライプ状に形成する。このストライプパターンは一例であって、それ以外にも、デイスライプの設計に応じた、たとえば、近接する4ドットで一面素を構成させた「RGBG」パターンでももちろん構わない。蛍光体膜厚は1.4~2周程度になるようにする。同様にして、緑色蛍光体112と青色蛍光体113を形成する。蛍光体としては、例えば赤色にY2O2S:Eu(P22-R)、緑色にZnS:Cu、A1(P22-G)、青色にZnS:Ag(P22-B)を用いばよい。

[0070] 次いで、ニトロセルロースなどの膜でフッ素リソングした後、面版110全体にA1を、膜厚75nm程度蒸着してメタルバック114とする。このメタルバック114が前記した薄膜型電子源からの電子放出に対する加速電極として働く。その後、面版110を大気中400℃程度に加熱してフッ素リソ膜やPVAなどの有機物を加熱分解する。このようにして、表示制御基板が完成する。

[0071] このように図12で作製した表示制御基板110と図11で作製した基板10とを互いに対向させ、図13に示すように、スベサ30を介し、周囲の枠16をフリットガラス115を用いて封着する。封着の

ための加熱処理は、昇温を約10℃/分で行い、最高温度で10分~25分保持し、降温を約10℃/分で行った。最高温度は410℃である。この加熱処理により、表示制御基板110と電子源基板10が封着されると同時に、前述したように薄膜型電子源の上部電極13の再構成が生じ、厚い島状の突起部17と平坦な薄い薄膜部18とが一体的に接続されて併存した構造を有する本発明の上部電極23が形成される。

[0072] なお、図13の(a)、(b)は出来上がった表示パネル部におけるそれぞれ図11でのA-A'ライン、B-B'ラインでの要部断面図を示している。

[0073] ここでは、R(赤)、G(緑)、B(青)に発光するドット毎、すなわち下部電極11の3列づつにスベサの支柱を設けているが、機械強度が増える範囲で、支柱の数(密度)を減らしても構わない。スベサ30の製作は、厚さ1~3mm程度のガラスやセラミックスなどの絶縁板に例えばサンブラスト法などで所望の形状の穴を加する。あるいは、板状または柱状のガラス製またはセラミックス製の支柱を並べて配置してスベサ30としてもよい。

[0074] 封じたパネルは、10(exd-7)Torr程度減圧はそれ以下の減圧雰囲気(以下、真空という)に排気して封じきる。その後、ゲッターを活性化し、真空度を維持する。例えば、Baを主成分とするゲッター材料の燃焼、高周波誘導加熱によるゲッター膜を形成させる。このようにして、図13のような薄膜電子源を用いた表示パネルが完成する。

[0075] このように本実施例では、面版110と基板10間の距離は1~3mm程度と長いので、メタルバック114に加する加速電圧を3~6KVと高電圧とすることができ、したがって、上述のように、蛍光体には陰極線管(CRT)用の蛍光体を使用することができ、輝度等の表示特性を一層向上させることができる。

[0076] 図14は、このようにして製作した表示装置パネルの駆動回路への接続図である。下部電極11は下部電極駆動回路40へ接続し、バス電極15(16)は上部電極駆動回路50に接続する。m番目の下部電極11のKmと、n番目のバス電極15(16)のCnの交点を(m,n)で表すことにする。メタルバック114には3~6KV程度の加速電圧60が常時印加される。

[0077] 図15は、図14における各駆動回路の発生電圧の波形の一例を示すものである。時刻t0ではいずれの電極も電圧ゼロであるので電子は放出されず、したがって、蛍光体は発光しない。

[0078] 時刻t1において、下部電極11のK1には-V1なる電圧を、バス電極15(16)のC1、C2には+V2なる電圧を印加する。交点(1,1)、(1,2)の下部電極11-上部電極13間には(V1+V2)なる電圧が印加されるので、(V1+V2)を

電子放出開始電圧以上に設定しておけば、この2つの交点の薄膜型電子源からは電子が真空中に放出される。放出された電子はメタルバック114に印加された加速電圧60により加速された後、蛍光体に入射し、発光させる。

[0079] 時刻t2において、下部電極11のK2に-V1なる電圧を印加し、バス電極15(16)のC1にV2なる電圧を印加すると、同様交点(2,1)が点灯する。このようにして、バス電極15(16)に印加する信号を変えることにより所望の画像または情報を表示することが出来る。

[0080] また、バス電極15(16)への印加電圧V1の大きさを適宜変えることにより、壁面のある画像を表示することが出来る。絶縁膜12中に蓄積される電荷を開放するための反転電圧の印加は、ここでは下部電極11の全てに-V1を印加した後、全下部電極11にV3、全上部電極13に-V3'を印加することにより行った。V3+V3'がV1+V2と同程度になるようにする。

[0081] また、先の図11及び図14等では理解しやすくするためにバス電極配線15、16の幅部分の中に電子放出部即ち、上部電極23を設けた表示装置の例を説明したが、上述したように電子放出部を構成する極めて薄い(5nmよりも薄い)平坦な薄膜型電極18とは全く別に厚いバス電極配線16を設けることができるので、例えば、図16に表示パネル要部を示すような構成にすることによって高精細表示に対応した表示装置を得ることが出来る。かかる表示装置の構成及びその製造方法自体については、本発明等が特開平11-120898等で提案しているの参照されたい。

[0082] 図16の(a)は図14と同様に表示パネル要部平面図と駆動信号供給回路を描いたもので、

(b)及び(c)はそのA-A'及びB-B'ラインでの素子要部の断面図である。

[0083] 同図から判るように、複数の厚いバス電極配線16が絶縁基板10上に直線状に並列配線され、複数の下部電極11がこれらバス電極配線16に直交して並列配置され、薄い絶縁膜12及び薄い上部電極23で構成される電子放出部が下部電極11の上部で上記バス電極配線16が設けられていない部分に(即ち、隣り合うバス電極配線16の間に)片側のバス配線の15と接続されて設けられ、即ち前述した薄い下部の電極配線15でもってこれら各上部電極23とバス電極配線16とが電気的に接続されるようになっている。

[0084] このようすれば、表示ドットを構成する実施例1で説明した極めて薄い平坦な金属薄膜18と金属突起部17とで構成された電子放出部23を多数傾斜線に高密度に配置することが容易にできるので、例えば、対角で30インチ以上の大きな平坦面を高精細に表示することが可能となる。

【0085】更にX、並走する下部電極11が存在しない基板上部及び並走するバス電極配線16の上部に、即ち電子放出部以外の部分を覆うように対向する表示側基板上に前記したプラックマトリクス（図12での120）を配置することによって（図16では省略）、画面のちらつき等を効果的に防止することができる。

【0086】なお、以上の実施例では、金属-絶縁体-金属型（MIM型）の薄膜型電子源を用いた表示装置を例に説明したが、他の薄膜型電子源を用いた表示装置にも適用できる。例えば、MOS型（metal-oxide-semiconductor型）、MIS型（metal-insulator-semiconductor型）、HEED型（high-efficiency-electro-emission device型）、EL型（electroluminescence型）、ポークスリコフ（多孔質半導体部）型等の種々の薄膜型電子源を用いた表示装置にも適用できる。

【0087】

【発明の効果】 本発明の薄膜型電子源を用いた表示装置は、極めて薄い金属薄膜電極を通して高い放出効率で真空中に放出させた電子を蛍光体に照射することができるので、高輝度、低消費電力乃至大型パネルの表示装置の実現が可能となる。

【図面の簡単な説明】

【図1】 本発明の薄膜型電子源の上部電極の構造を示す要部断面図。

【図2】 薄膜型電子源の動作原理を示す図。

【図3】 本発明の薄膜型電子源の代表的な構造を示す要部断面図。

【図4】 本発明の薄膜型電子源の上部電極部の走査電子顕微鏡像のスケッチ。

【図5】 本発明の薄膜型電子源の上部電極部の原子間

【図1】

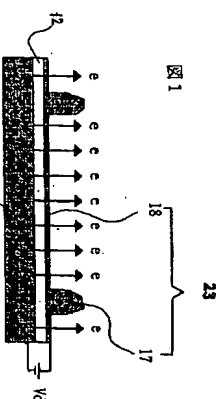


図1

【図2】

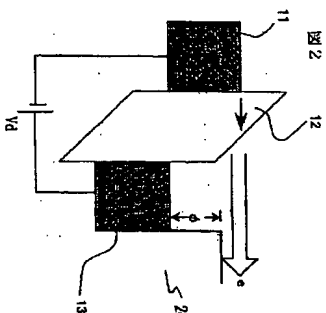


図2

力顕微鏡像のスケッチ。

【図6】 本発明の薄膜型電子源の上部電極部の断面透過電子顕微鏡像のスケッチ。

【図7】 本発明の薄膜型電子源の上部電極部のオージェ電子分光特性図。

【図8】 本発明の薄膜型電子源の上部電極のX線光電子スペクトル特性図。

【図9】 本発明の薄膜型電子源の上部電極部の光電子スペクトル特性図。

【図10】 本発明の効果を説明するための特性図。

【図11】 本発明の表示装置の要部平面図及び断面図。

【図12】 本発明の表示装置の他の要部平面図及び断面図。

【図13】 本発明の表示装置の断面図。

【図14】 本発明を用いた表示装置要部平面図及びその駆動回路接続図。

【図15】 本発明の表示装置での駆動電圧波形を示した図。

【図16】 本発明を用いた他の表示装置要部平面図及びその駆動回路接続図。

【符号の説明】

10・・・基板、11・・・下部電極、12・・・絶縁層、13、23・・・上部電極、14・・・保護絶縁層、15・・・バス電極配線の下層、16・・・バス電極配線の上層、17・・・上部電極突起部、18・・・平坦な上部電極薄敷部、20・・・真空、30・・・スベーサ、40・・・下部電極駆動回路、50・・・上部電極駆動回路、60・・・加速電圧、110・・・面板、111・・・赤色蛍光体、112・・・緑色蛍光体、113・・・青色蛍光体、114・・・マルチバツク。

【図3】

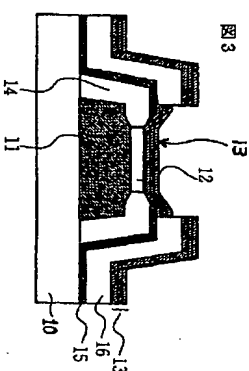


図3

【図4】

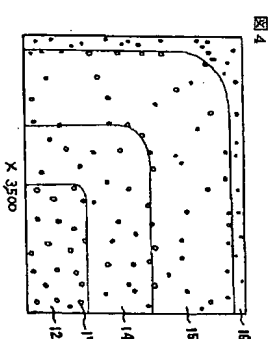


図4

【図5】

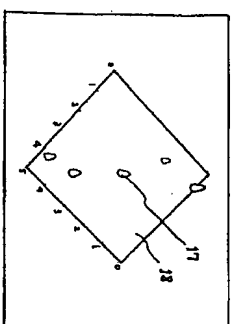


図5

【図6】

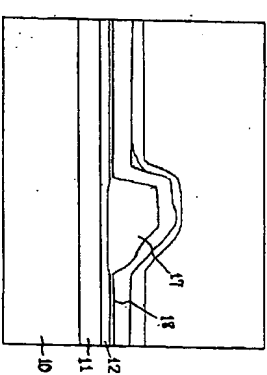


図6

【図8】

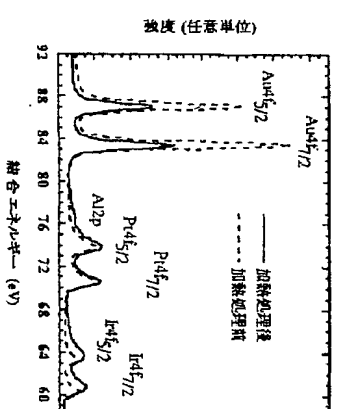
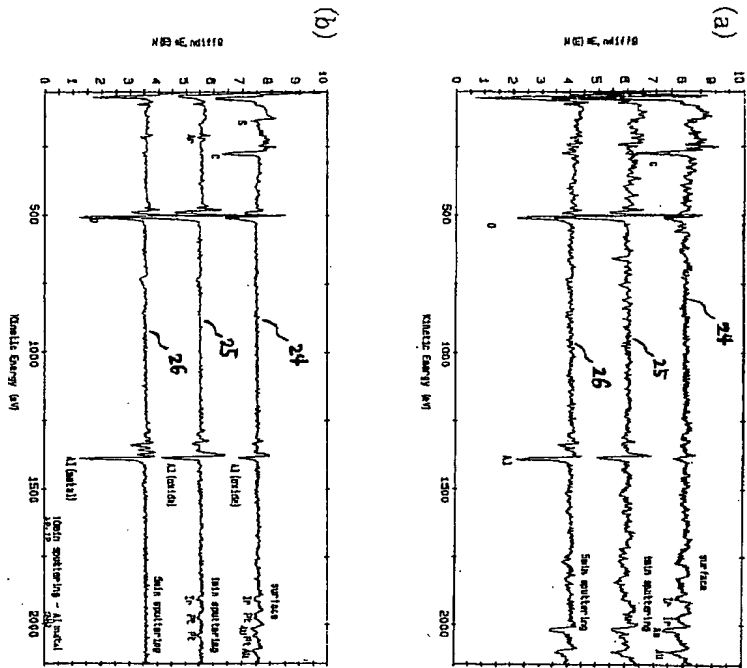


図8

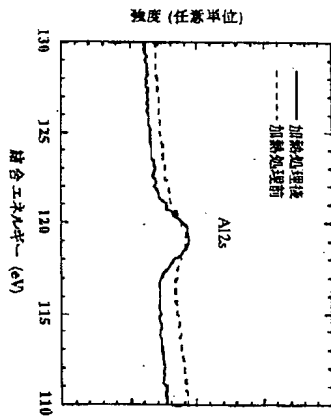
【図7】

図7



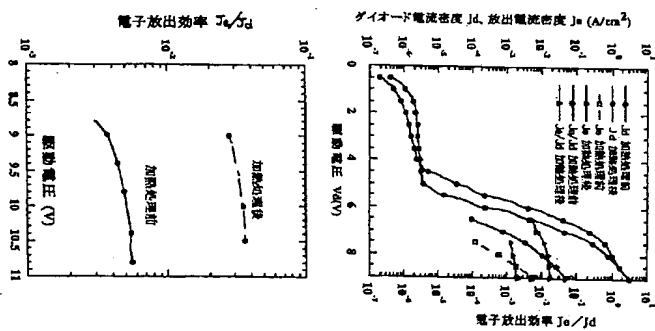
【図9】

図9



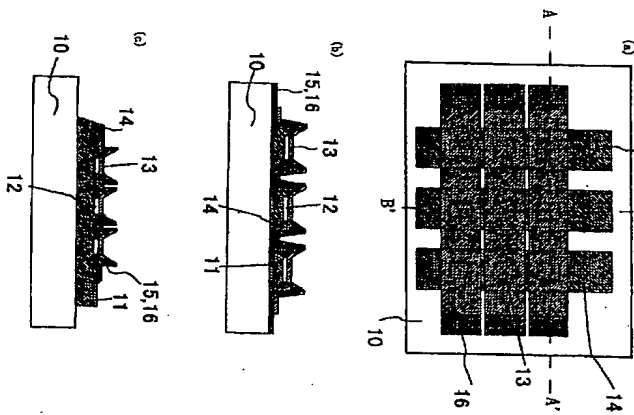
【図10】

図10



【図11】

図11



【図 12】

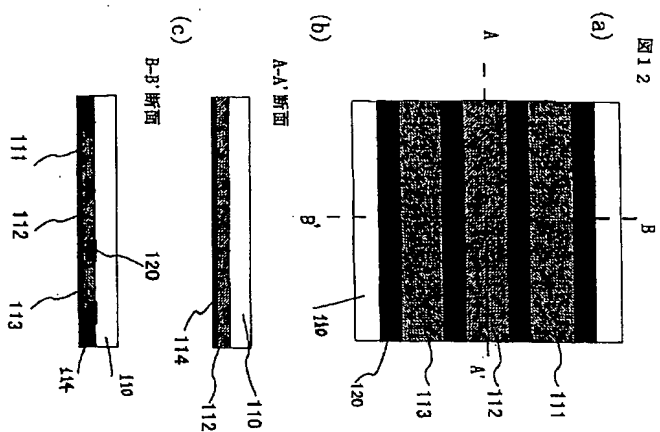
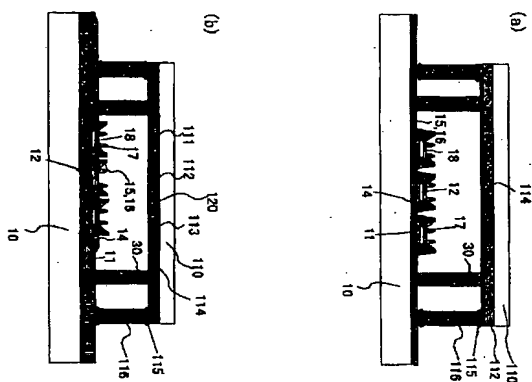
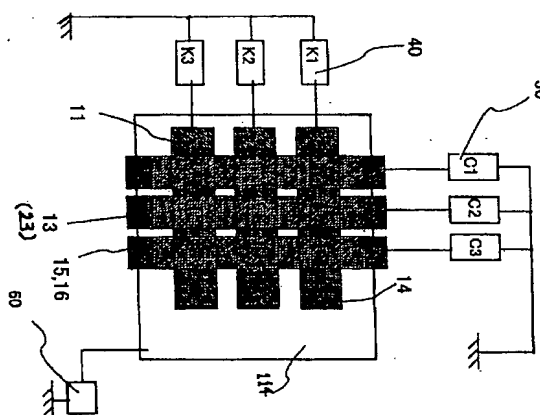


图 13



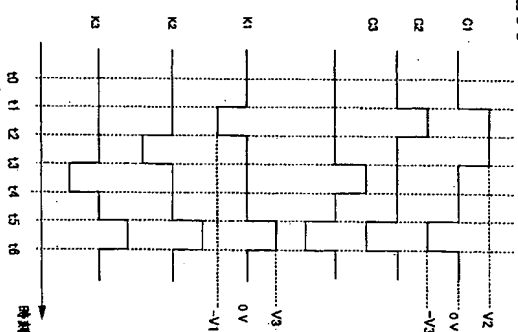
【図 13】

圖 14

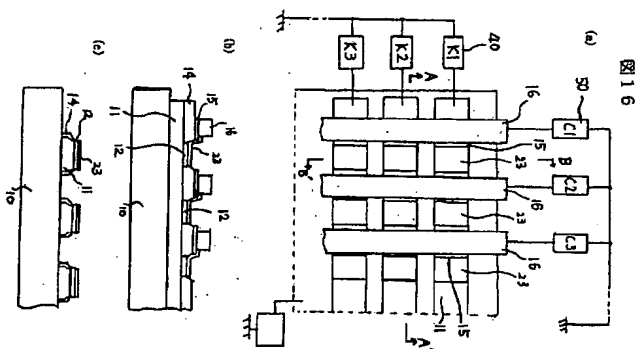


【図 14】

图 15



【図 16】



フロントページの続き

(72) 発明者 佐川 雅一
茨城県日立市大みか町七丁目1番1号株式会社日立製作所日立研究所内

Fターム(参考) 5C031 DD17

5C036 E01 E19 EF01 EF06 EF08

EG02 EG12 EH01 EH04

5C094 AA10 AA22 BA21 BA32 CA19

CA24 DA14 DA15 EB02 EC03

FB12 FB15